

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-294957

(43)Date of publication of application : 10.11.1995

(51)Int.Cl.

G02F 1/136

G02F 1/1333

G02F 1/1343

(21)Application number : 06-086591

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 25.04.1994

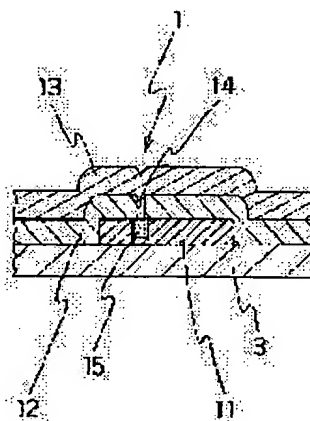
(72)Inventor : OODOI YUUZOU  
KODAMA SATOSHI  
WATANABE AKIHIRO

## (54) LIQUID CRYSTAL DISPLAY ELEMENT AND ITS PRODUCTION

### (57)Abstract:

**PURPOSE:** To prevent generation of a short circuit defect by providing only the part of a holding capacitance element in contact with the pinhole of one electrode with an insulating means.

**CONSTITUTION:** A holding capacitance electrode 11 which is the one electrode of the holding capacitance element 1 of an anodically oxidizable metal, such as Al or Ta, a holding capacitance film 12 consisting of Si<sub>3</sub>N<sub>4</sub>, Al<sub>2</sub>O<sub>3</sub>, etc., and pixel electrodes 13 which are formed continuously with the electrodes for the pixels exclusive of part of the holding capacitance element 1, consist of ITO, etc., and are the other electrode of the holding capacitance element 1 are successively laminated on the surface of a transparent insulating substrate 3 consisting of glass, quartz, etc. The holding capacitance element has the oxidized film 15 formed by anodically oxidizing part of the holding capacitance electrode 11 in contact with the pin hole 14 generated in the holding capacitance film 12. Namely, even if the pinhole 14 is generated in the holding capacitance film 12, the holding capacitance electrode 11 surface existing under the pinhole 14 is anodically oxidized to the oxidized film 15. then, the material of the pixel electrode 13 intrudes into the pinhole 14 and the shorting between both electrodes does not arise even if the pinhole continues to the surface of the holding capacitance electrode.



## LEGAL STATUS

[Date of request for examination] 08.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3217203

[Date of registration] 03.08.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-294957

(43)公開日 平成7年(1995)11月10日

(51)Int.Cl. <sup>°</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0		
	1/1333	5 0 5		
	1/1343			

審査請求 未請求 請求項の数7 O L (全 10 頁)

(21)出願番号 特願平6-86591

(22)出願日 平成6年(1994)4月25日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 大土井 雄三

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社材料デバイス研究所内

(72)発明者 児玉 諭

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社材料デバイス研究所内

(72)発明者 渡辺 昭裕

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社材料デバイス研究所内

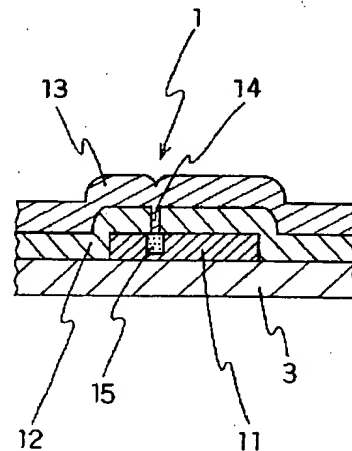
(74)代理人 弁理士 高田 守

(54)【発明の名称】 液晶表示素子およびその製法

(57)【要約】

【目的】 保持容量素子の短絡不良がなく、歩留りの良好な液晶表示およびその製法を提供する。

【構成】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子1が設けられた透明基板3と、対向電極が設けられた透明基板とにより液晶材料が挟持されてなる液晶表示素子であって、前記保持容量素子1の一方の電極である保持容量電極11における保持容量膜12のピンホール14に接する部分のみに絶縁手段15が設けられている。



- 1 保持容量素子
- 3 透明絶縁性基板
- 11 保持容量電極
- 12 保持容量膜
- 13 画素電極
- 14 ピンホール
- 15 酸化膜

## 【特許請求の範囲】

【請求項1】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子であって、前記保持容量素子の一方の電極における保持容量膜のピンホールに接する部分のみに絶縁手段が設けられてなる液晶表示素子。

【請求項2】 前記保持容量素子の一方の電極が陽極酸化が可能な金属からなり、前記絶縁手段が該一方の電極に形成された酸化膜である請求項1記載の液晶表示素子。

【請求項3】 前記絶縁手段が前記ピンホールに接する部分の前記一方の電極に設けられた前記ピンホールの径より大きな径の空隙部である請求項1記載の液晶表示素子。

【請求項4】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記保持容量素子の形成を (a) 陽極酸化が可能な材料により保持容量素子の一方の電極を形成し、 (b) 該一方の電極を覆って保持容量膜を形成し、 (c) 該保持容量膜のピンホールを通して前記一方の電極の表面を陽極酸化し、 (d) 前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする液晶表示素子の製法。

【請求項5】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記保持容量素子の形成を (a') 導電性材料により保持容量素子の一方の電極を形成し、 (b) 該一方の電極を覆って保持容量膜を形成し、 (c') 前記一方の電極の表面のうち、該保持容量膜のピンホールに接する部分を等方性エッチングし、 (d) 前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする液晶表示素子の製法。

【請求項6】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記補助容量素子の形成を (e) 透明絶縁性基板に一方の電極および保持容量膜を順次形成し、 (f) 該透明絶縁性基板の保持容量膜の部分を電解液に浸すとともに、前記一方の電極と該電解液中に浸漬した電極とのあいだに電圧を印加して流れる電流を検知することにより前記保持容量膜の良否を判定し、 (g) 良品の前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする液晶表示素子の製法。

【請求項7】 マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記補助容量素子の形成を (e) 透明絶縁性基板に一方の電極および保持容量膜を順次形成し、 (f) 該透明絶縁性基板の保持容量膜の部分をプラズマ中にさらすとともに、前記一方の電極と該プラズマ中に設けた電極とのあいだに電圧を印加して流れる電流を検知することにより前記保持容量膜の良否を判定し、 (g) 良品の前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする液晶表示素子の製法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は液晶表示素子およびその製法に関する。さらに詳しくは、たとえば薄膜トランジスタと画素電極と保持容量素子を画素の一構成要素とするアクティブマトリックス方式のカラー液晶表示素子などの液晶表示素子およびその製法に関する。

## 【0002】

【従来の技術】 従来のアクティブマトリックス方式の液晶表示素子においては、たとえば特開昭61-151516号公報に示されるように、各画素ごとに保持容量素子が設けられて特性のばらつきが生ずるのを防止している。

【0003】 図8は、そのような従来のアクティブマトリックス方式の液晶表示素子を説明するための断面説明図である。図8においてガラス、石英などからなる透明絶縁性基板3にAl、Ta、Cr、ITOなどからなる保持容量素子の一方の電極である保持容量電極11、Si<sub>3</sub>N<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub>、Ta<sub>2</sub>O<sub>5</sub>、SiO<sub>2</sub>などからなる保持容量膜12、ITOなどからなる画素電極13が順次設けられ、保持容量素子1が形成されている。また薄膜トランジスタ2部では、Al、Ta、Cr、Siなどからなるゲート電極21、Si<sub>3</sub>N<sub>4</sub>、SiO<sub>2</sub>などからなるゲート絶縁膜22、アモルファスシリコンなどからなる半導体層23、Al、Ta、Crなどからなるソース電極24、ドレイン電極25が順次積層されて形成されている。

【0004】 図8では省略されているが、薄膜トランジスタ（以下、TFTという）2と保持容量素子1とのあいだには画素電極13部分があり、対向する透明絶縁性基板に設けられた電極とのあいだに印加される電圧により両透明絶縁性基板間に注入された液晶材料の旋光性により各画素ごとに点灯、非点灯が制御されるようになっている。すなわち、液晶材料中を偏光した光が透過すると偏光方向が振じれるため、両透明絶縁性基板の外側にそれぞれ偏光板を配置し、たとえば両偏光板の吸収軸の方向が液晶層の透過により振じれる角度だけずらせて2枚の偏光板を設けておけば、一方の透明絶縁性基板側からの光が液晶層を経由して他方の透明絶縁性基板側に透過

するが、両電極間にたとえば数V程度の電圧が印加されると液晶分子が立ち上がり、光の旋光性がなくなるため、両偏光板の吸収軸方向の相違により光が透過できず、遮光される。そのため、各画素ごとに電圧が印加されたりされなかったりすることにより、光の透過、遮断を制御でき、点灯、非点灯を制御できる。この2枚の偏光板の吸収軸の方向を揃えることにより印加電圧のON、OFFと光の透過、遮断の関係を逆にできたり、ポジティブ表示、ネガティブ表示などを自由に選択できる。

【0005】この対向した電極間への電圧の印加方法として、アクティブマトリックス液晶表示素子など画素数の多い液晶表示素子では、時分割駆動により各行または列ごとに走査信号の電圧が順次印加される。そのため、ある行または列に印加後順次他の行または列に電圧が印加され、もとの行または列に戻って電圧が印加されるまでの時間、最初に印加された電圧を保持する必要がある、その電圧を保持するため、保持容量素子1が各画素ごとに設けられている。

【0006】つぎに動作について説明する。TFT2はゲート電極21に印加される走査信号により半導体層23に流れる電流がON、OFFされる。ON時にはソース電極24に印加された画像信号により半導体層23に電流が流れ、ドレイン電極25を通じて画素電極13に電圧が印加されるとともに、保持容量素子1が充電される。充電された電荷は時分割駆動により電圧印加が停止され、TFT2が非選択時間になっても保持容量素子1により蓄積保持され、画素電極13の電位は一定時間保持される。

【0007】この保持容量素子1により映像表示の変化の防止、画面ちらつきの防止が図れる利点がある。

【0008】つぎに保持容量素子1の部分の製法について説明する。図9(a)～(b)は、保持容量素子1の製造工程を示す断面説明図である。

【0009】まず図9(a)に示されるように、透明絶縁性基板3上にフォトリソグラフィ技術によりパターンニングされた保持容量素子1用の一方の電極11を形成し、その上に保持容量膜12をCVD法、スパッタ法、蒸着法などの薄膜形成技術により形成する。14は保持容量膜12を形成する際に発生するピンホールである。つぎに図9(b)に示されるように、保持容量素子1の他方の電極である画素電極13を形成することにより保持容量素子1を形成している。

【0010】

【発明が解決しようとする課題】しかし、このような液晶表示素子の保持容量素子の製法においては、保持容量膜12の形成時、成膜装置内のダストなどにより保持容量膜12中にピンホール14が生じることがある。ピンホール14が発生すると、図9(b)に示されるように、保持容量素子1の一方の電極11と画素電極13とのあいだで短絡不良が生じ、歩留りが低下するという問題がある。

【0011】また、このような保持容量素子の短絡不良は、画素電極13を形成し、TFTアレイ側の基板が完成したのち、基板の周辺に形成された端子部にプローブをあて、プローブ検査などを行うまで判らない。しかし、画素電極13の形成後では保持容量膜12のピンホールの修復を行うことは難しく、不良の素子を製造するという無駄が生じている。

【0012】本発明は前述の問題を解決するためになされたもので、保持容量素子の短絡不良がなく、歩留りの良好な液晶表示素子およびその製法を提供することを目的とする。

【0013】本発明の他の目的は、保持容量素子の他方の電極である画素電極を形成する前に保持容量素子の保持容量膜の欠陥を検査し、欠陥があるばあいは改修して次工程に進めることにより、効率的な液晶表示素子を製造する方法を提供することにある。

【0014】

【課題を解決するための手段】本発明の液晶表示素子は、マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子であって、前記保持容量素子の一方の電極における保持容量膜のピンホールに接する部分のみに絶縁手段が設けられている。

【0015】前記保持容量素子の一方の電極が陽極酸化が可能な金属からなり、前記絶縁手段が該一方の電極に形成された酸化膜であることが、ピンホールを介した陽極酸化により容易に両電極間を絶縁することができるため好ましい。

【0016】また前記絶縁手段は、前記ピンホールに接する部分の前記一方の電極に設けられた前記ピンホールの径より大きな径の空隙部であっても、等方エッチングにより容易に形成でき、両電極間の絶縁を確実にすることができる。

【0017】前記絶縁手段をうるための本発明の液晶表示素子の製法は、マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記保持容量素子の形成を(a)陽極酸化が可能な材料により保持容量素子の一方の電極を形成し、(b)該一方の電極を覆って保持容量膜を形成し、(c)該保持容量膜のピンホールを通して前記一方の電極の表面を陽極酸化し、(d)前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする。

【0018】前記(a)、(c)の工程をそれぞれ(a')導電性材料により保持容量素子の一方の電極を形成し、(c')前記一方の電極の表面のうち、該保持容量膜のピンホールに接する部分を等方性エッチングするこ

とによっても容易に絶縁手段をうることができる。

【0019】本発明の他の特徴を有する液晶表示素子の製法は、マトリックス状に少なくとも薄膜トランジスタ、画素電極および保持容量素子が設けられた透明絶縁性基板と、対向電極が設けられた透明絶縁性基板とにより液晶材料が挟持されてなる液晶表示素子の製法であって、前記補助容量素子の形成を（e）透明絶縁性基板に一方の電極および保持容量膜を順次形成し、（f）該透明絶縁性基板の保持容量膜の部分を電解液に浸すとともに、前記一方の電極と該電解液中に浸漬した電極とのあいだに電圧を印加して流れる電流を検知することにより前記保持容量膜の良否を判定し、（g）良品の前記保持容量膜上に前記保持容量素子の他方の電極を設けることにより行うことを特徴とする。

【0020】前記（f）工程を、前記保持容量膜の部分をプラズマ中にさらすとともに、前記一方の電極と該プラズマ中に設けた電極とのあいだに電圧を印加して流れる電流を検知することによっても、前記保持容量膜の良否を判定することができる。

【0021】

【作用】本発明によれば、液晶表示素子の各画素に設けられる保持容量素子の保持容量膜にピンホールが発生しても、そのピンホールに接する保持容量素子の一方の電極部分にその電極金属の酸化膜またはピンホールより大きな径の空隙部などからなる絶縁手段が形成されているため、ピンホール内に他方の電極の材料が入り込んでも、両電極間で短絡することがない。

【0022】また本発明の製法によれば、保持容量素子の一方の電極と保持容量膜を形成したのち、保持容量膜に発生したピンホールを利用して該ピンホールを介してそのピンホールに接する部分の電極材料を陽極酸化したり、エッチングによりその電極部分に空隙部を形成しているため、ピンホールに接する電極部分のみの処理をするだけで済み、簡単にショート不良を防止することができる。すなわち、陽極酸化やエッチング用などの処理液や処理ガスが入らないような極微なピンホールであれば、他方の電極材料がピンホールを介してショートすることはなく、それより大きなピンホールであればピンホールを介して処理液や処理ガスにより電極表面に酸化膜を形成したり、ピンホールより大きな径の空隙部を形成することにより、ピンホールを経て他方の電極の材料が入り込んでも両電極間の短絡（ショート）不良は発生しない。

【0023】さらに保持容量素子の製造工程である保持容量膜の形成後またはピンホールを介して一方の電極の陽極酸化処理後にピンホールによる短絡の可能性の有無を検査し、良品のみまたはピンホールを介しての陽極酸化などの処理をしたもののみを、つぎの他方の電極である画素電極の形成などの次工程に進めることにより、不良品の無駄な工程を省略することができるとともに、ピ

ンホール不良の回収作業を簡単に行うことができる。

【0024】

【実施例】本発明の液晶表示素子はマトリックス状に画素が形成され、各画素に少なくともTFTなどからなるスイッチング素子と前述のデューティ駆動のための保持容量素子と画素電極が設けられ、さらに配向膜などが設けられた一方の透明絶縁性基板と、前記画素電極と対向する電極および配向膜などが少なくとも設けられた他方の透明絶縁性基板とが、前記電極が対向するように一定間隙を保持して周縁で接着され、その間隙に液晶材料が注入され、透明絶縁性基板の外側にさらに偏光板がそれぞれ設けられている。スイッチング素子である、たとえばTFTの構造は前記従来例と同じ構造や他の周知の構造に形成され、他の部分の構成なども従来用いられている液晶表示素子と同様の構成で形成される。またカラーの液晶表示素子のばあいも従来行われているように、たとえば赤、緑、青の3原色のカラーフィルタを用い、各カラーフィルタごとにTFTなどを用いる構成が採用される。

【0025】本発明においては、各画素用に形成される保持容量素子の保持容量膜にピンホールが発生しても、保持容量素子の一方の電極である保持容量電極と、たとえば画素用電極と連続して形成される保持容量素子の他方の電極である画素電極とのあいだでショートしないような絶縁手段が、前記保持容量電極におけるピンホールに接する部分のみに設けられていることに特徴がある。

【0026】前記絶縁手段としては、ピンホールを介して保持容量電極を陽極酸化することによりえられる酸化膜を保持容量電極のピンホールに接する部分に設けたり、ピンホールを介して保持容量電極を等方性エッチングすることにより保持容量電極のピンホールに接する部分に空隙部を設けることによりえられる。すなわち、保持容量電極材料の酸化膜は絶縁膜となるため、ピンホール内に前記他方の電極の材料が侵入しても電極間のショートには至らず、またピンホールより大きな径の空隙部が形成されておれば、上部電極である画素電極の材料がピンホール内に侵入しても空隙部内に落ち込んで両電極の接触には至らない。ここで、ピンホールとしてはその大きさが0.1~3μm程度の径があれば、前述の陽極酸化のための液やエッチングのための液などが浸入し、前述の絶縁手段を設けることができる。ピンホール径が小さいばあいは、後述するように、親水処理を行うことが好ましい。ピンホールが0.1μm程度よりさらに小さいばあいは、絶縁手段を十分に設けることができないが、逆に他方の電極の材料がピンホールを介して侵入することもなく、問題にはならない。

【0027】本発明ではこれらの絶縁手段をうるための製法を同時に提供するとともに、さらに製造工程の途中で保持容量膜のピンホールの有無を検出し、ピンホールがなくショート不良の発生のおそれのないものだけを次

工程に進めたり、ピンホールのあるものは前述の絶縁手段を設けることによりショート不良を防止して次工程に進めることにより、不良品を最終工程まで進めてムダな作業をすることを防止し、全体としての製造コストの低下を図っている。

【0028】 つぎに、保持容量電極のピンホールに接する部分に設けられる絶縁手段の具体的手段およびその製法について説明する。

【0029】 【実施例1】 図1は本発明の液晶表示素子の一実施例の保持容量素子部分を示す断面説明図であり、ガラス、石英などからなる透明絶縁性基板3の表面に、Al、Ta、Ti、W、Nb、Zr、Hfなどの陽極酸化が可能な金属からなる保持容量素子1の一方の電極である保持容量電極11、 $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{SiO}_2$ などからなる保持容量膜12、保持容量素子1部以外の画素用の電極と連続して形成され、ITOなどからなり保持容量素子1の他方の電極となる画素電極13が順次積層されている。14は保持容量膜12に発生したピンホール、15はピンホール14に接した保持容量電極11部分の陽極酸化された酸化膜である。

【0030】 本実施例では保持容量膜12にピンホール14が存在していても、そのピンホール14の下に位置する保持容量電極11の表面が陽極酸化され、酸化膜15になっている。したがって画素電極13の材料がピンホール14内に入り込み、保持容量電極の表面に連続しても両電極間が短絡することはない。

【0031】 図2(a)～(c)は実施例1の液晶表示素子の保持容量素子部分の製法を示す断面説明図である。まず図2(a)に示されるように、透明絶縁性基板3上に保持容量素子1の一方の電極となる保持容量電極11、保持容量膜12を順次形成する。14は保持容量膜12中に生じたピンホールである。保持容量電極11の形成は、Al、Taなどの陽極酸化が可能な金属をスパッタ法、蒸着法などにより0.1～0.5 $\mu\text{m}$ 程度成膜し、フォトリソグラフィ技術によりパターンニングして形成する。この保持容量電極11は図示してないTF Tのゲート電極と同時に形成することができる。つぎに $\text{Si}_3\text{N}_4$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{SiO}_2$ などの誘電体膜をCVD法、スパッタ法、蒸着法などにより0.1～0.5 $\mu\text{m}$ の厚さで全面に形成する。この誘電体膜はTF T部のゲート絶縁膜と共通して形成することができ、これらの誘電体膜は光を透過させるため、画素の透光部分に存在していても問題なく、パターンニングしないで全面に連続して設けられていてもよい。また光を透過しない保持容量素子1部の面積を小さくして開口率をあげるとともに必要な容量をうるために保持容量素子1部の誘電体膜をゲート絶縁膜とは別に薄く形成したり、誘電率の大きい $\text{Ta}_2\text{O}_5$ 、 $\text{Al}_2\text{O}_3$ 、PZT( $\text{PbZr}_{1-x}\text{Ti}_x\text{O}_3$ 系の総称)などの膜を形成することもできる。このばあい、誘電体膜が薄くなるに連れて誘電体膜を貫通するピンホール14が発生し

やすくなる。

【0032】 つぎに、図2(b)および図3に示されるように、保持容量電極11を陽極として保持容量膜12部分を陽極酸化液5に浸漬し、保持容量電極11の端子11aを連結した陽極端子4と陽極酸化液5内に浸漬したAu、Ptなどからなる陰極端子51とのあいだに50～150Vの直流電圧を電源52により印加して陽極酸化する。図3において50は容器、53は電圧計、54は電流計である。保持容量電極11がたとえばAl、Taのばあい、陽極酸化液としてpH5.5～7.5に調製した酒石酸アンモニウム3wt%水溶液に浸して常温で処理する。この工程により、ピンホール14の下の保持容量電極11の表面が陽極酸化された酸化膜15に変化する。陽極酸化膜厚は印加電圧に比例し、たとえば $\text{Al}_2\text{O}_3$ は14Å/V程度の膜厚になる。

【0033】 陽極酸化液としては、保持容量電極11としてAlを使用したばあい、前述の酒石酸アンモニウム水溶液のほかに酒石酸塩、ホウ酸、炭酸ナトリウム、第2リン酸ナトリウムなどの3～10wt%水溶液をベースにしたもの、保持容量電極11としてTaを使用したばあい、上記各水溶液のほかに、さらに硫酸、クロム酸、クエン酸水溶液などフッ酸以外の電解液を使用することができ、いずれのばあいもち密な膜がえられるため好ましい。

【0034】 また酸化膜厚は14Å/V程度として説明したが、Taのばあいは同じ電圧でも多少酸化されやすく、15～21Å/V程度に酸化される。 $\text{Ta}_2\text{O}_5$ は $\text{Al}_2\text{O}_3$ に比べてリーク電流が多くなるが、この酸化膜厚は $\text{Al}_2\text{O}_3$ のばあい1000～1500Å程度、 $\text{Ta}_2\text{O}_5$ のばあい3000Å程度以上形成する必要がある。

【0035】 なお、陽極酸化液5が表面張力のためピンホール14内部まで浸入しにくいばあいがある。このため、陽極酸化前に保持容量膜12の表面にUV処理などの親水処理を行ったり、陽極酸化液中で超音波処理を行うとよい。また、減圧下で陽極酸化液に浸してその後常圧まで戻して陽極酸化を行うこともよい。陽極酸化後にピンホール部内部に陽極酸化液が残り排泄されないばあい、減圧下でピンホール内部の陽極酸化液を排泄するとよい。

【0036】 このように、陽極酸化液を用いたウェットによる陽極酸化法によれば、厚い膜厚の酸化膜がえられ易く、ピンホールによるリークを確実に防止することができる。

【0037】 また、保持容量膜3にピンホールがあれば、陽極端子4に電流が流れるので、ピンホール不良があるかどうかを判定できる。電流が流れるばあいは、電流が流れなくなるまで電圧を印加する。

【0038】 ついで、図2(c)に示されるように、保持容量素子1の他方の電極である画素電極13を形成する。この画素電極13は保持容量素子1がない画素部分の光が透過する部分の画素電極と同時に連続して形成され

るもので、導電性で透光性のあるITO、酸化インジウム、酸化スズなどをCVD法、スパッタ法などにより形成する。ピンホール14の下に保持容量電極11の表面に陽極酸化膜15が形成されているので、画素電極13の材料がピンホール14内に入り込んでも画素電極13と保持容量電極11とが短絡することはない。

【0039】〔実施例2〕本実施例は保持容量電極の陽極酸化の方法以外は実施例1と同じで、陽極酸化の方法のみを実施例1のウェット法の代わりにO<sub>2</sub>プラズマ中で行うドライ法にしたものである。

【0040】ドライ法で陽極酸化するには、たとえば図4に示されるように、プラズマ発生室60内で発生するプラズマに保持容量膜12がさらされるようにし、かつ、保持容量電極11の端子部11aを連結した陽極端子4はプラズマにさらされないように保持容量電極11と保持容量膜12が設けられた透明絶縁性基板3をプラズマ室60にセッティングする。プラズマ室60は内部にプラズマを発生させるための高電圧を印加する対向電極61、62が設けられるとともに、内部を真空にするための排気口63およびガスを導入するためのガス導入口64を有し、前述の保持容量膜12だけをプラズマにさらすための開口部65を有する隔壁69が設けられている。プラズマ室60内を10<sup>-3</sup>～10<sup>-7</sup>Torr程度の真空にしたのち、ガス圧力が0.01～1Torr程度になるようにO<sub>2</sub>などのガスを導入し、カソード電極62とその対向電極61には電源66により0.1～0.5W/cm<sup>2</sup>程度の直流または交流の高電圧を印加する。高電圧が印加されると両電極61、62間で放電し、プラズマ室60内のガスがプラズマ化する。その結果透明絶縁性基板3の端子部に設けられた陽極端子4とアース電位に対して直流電源67によりバイアス電圧を印加することにより、ピンホール14により露出している保持容量電極11とのあいだに陽極電流が流れ酸化する。直流電源67に、たとえば40～75V程度印加したときに、電流計68の電流が10<sup>-8</sup>Aになれば充分耐圧がえられる。

【0041】本実施例によれば、膜厚の厚い酸化膜は形成しにくい、小さなピンホールでもガスが入り易く、小さなピンホールの下にも陽極酸化膜を形成し易いという利点がある。

【0042】〔実施例3〕前記各実施例では保持容量膜12にピンホール14が発生したばあいのピンホール14による保持容量素子1の電極間のショートを解消するためにピンホール14に接する保持容量電極11部分を陽極酸化したが、従来のように、画素電極を形成し、保持容量素子やTFTなどを形成し、基板として完成したのちに透明絶縁性基板の周縁部に設けられた端子部にプローブをあてて断線や短絡の検査を行うと、その検査により見つかった不良を改修するには、基板の表面に形成された配向膜や画素電極を除去しなければ改修することができず、工数を多く要する。また改修しないばあいでも、不良品に画素電極や保護膜を設けることになり、工数がムダに

なる。

【0043】本実施例ではこのようなムダをなくするため、画素電極を形成する前に保持容量膜の良否を検査し、良品についてはそのまま次工程の画素電極形成などの工程に進め、不良品については前記実施例1～2のような改修作業を行ったのち、次工程に進めるものである。すなわち、保持容量膜の検査は図3または図4に示されるような陽極酸化法と同じ方法で行え、保持容量膜にピンホールがあるばあいは、そのまま検査に引き続いて前述のピンホールに接する部分の保持容量電極を陽極酸化することにより、またはあとで説明するエッチングなどにより短絡不良を改修して次工程に進めるものである。

【0044】検査方法の具体例としては、前述の陽極酸化液（検査だけのばあいは陽極酸化液以外でも電解液であればよい）またはプラズマを用いた陽極酸化の方法（検査だけのばあいは前述のO<sub>2</sub>ガスの他にAr、He、Ne、N<sub>2</sub>、H<sub>2</sub>などのガスでも保持容量膜12をエッチングしないガスであればよい）と同様にして保持容量電極側の陽極端子と電解液またはプラズマ中の陰極端子とのあいだの電流値を測定することにより検査できる。たとえば両端子間に印加する電圧は容量素子の使用時の電圧が最大で20～25Vであるとき、たとえば20～25Vの電圧を印加し、リーク電流が10<sup>-8</sup>A/cm<sup>2</sup>以下（全リーク電流を保持容量電極の面積で割ったもの）であることを良否の判定とする。また保持容量膜の耐圧の評価としては、たとえば使用電圧の2～3倍である40～75Vを印加して保持容量膜が破壊しないことが必要である。さらに耐圧としては、たとえば10<sup>-8</sup>A/cm<sup>2</sup>のリーク電流のときの電圧で評価する。

【0045】もし20～25Vの電圧が印加されたときに10<sup>-8</sup>A/cm<sup>2</sup>以上のリーク電流があれば、ピンホールがあるか保持容量膜自体の膜質がわるいと判断される。このばあい、電解液が陽極酸化液またはプラズマ中で、前記実施例1～2のように保持容量電極が陽極酸化可能な金属で形成されておれば、そのまま電圧を印加しておくことにより、前記実施例1～2のように陽極酸化が進みリーク電流は徐々に減少し、ピンホールによるリーク電流不良は改修される。この陽極酸化処理をする際の電圧は耐圧検査電圧である40～75V以上（耐圧電圧の1.2～1.3倍以上が好ましい）を印加することが好ましい。印加電圧を高くすることにより厚い陽極酸化膜がえられ、リーク電流も減り、耐圧も上がるためである。

【0046】またリーク電流の検査は保持容量電極をあまり沢山並列に接続しないで、できるだけ小さい単位に分割して行った方がより正確に検査できるとともに、不良部を特定できるため好ましい。たとえば図5(a)に示されるように、4個の保持容量素子部の保持容量電極11を並列に接続して検査すると、A、B、Dは正常でリーク電流が10<sup>-8</sup>A/cm<sup>2</sup>で、Cはピンホール14があつ



てリーク電流が $10^{-7} \text{ A/cm}^2$ であるばあい、4個並列であると合計の電流は約 $10^{-7} \text{ A/cm}^2$ で、平均すると約 $3 \times 10^{-8} \text{ A/cm}^2$ となり、正常の $1 \times 10^{-8} \text{ A/cm}^2$ との区別をつけにくい。一方図5(b)に示されるように、1個1個別々に測定すれば、Cのみは $10^{-7} \text{ A/cm}^2$ で明らかに電流値が大きく確実に見分けられるからである。なおプラズマによりリーク電流を検査するばあいには、前述の装置(図4参照)のバイアス電源67はなくてもよい。

【0047】本実施例3のように保持容量膜12を形成したのちに、保持容量膜12のリーク電流および耐圧を検査することにより、保持容量膜の良否を検査することができる。また良品のみを確実に次工程へ進めることができる。また不良品についてはそのまま前記実施例1~2の方法により短絡防止のための絶縁手段を設けて次工程に進めたり、不良として後工程を中止することができるため、ムダな作業をなくすることができ、全体として製造コストを下げることができる。

【0048】[実施例4] 図6は本発明の液晶表示素子の保持容量素子部の他の実施例を示す断面説明図である。図中3および11~14は前記実施例1の図1の各部分と同一部分を示し、16はエッチングにより形成された空隙部である。保持容量電極11はAl、Ta、Cr、Cu、Mo、Ti、Ni、Nb、Mn、Hf、Zr、Au、Pt、V、Fe、Siおよびそれらの合金、またはITO、 $\text{SnO}_2$ 、 $\text{In}_2\text{O}_3$ などの透明電極を使用することができる。

【0049】本実施例では、保持容量膜12にピンホール14が存在するとき、ピンホール14に接する一方の電極である保持容量電極11に設けられる絶縁手段が空隙部16で形成されている。すなわち、そのピンホール14の下に位置する部分の保持容量電極11がピンホール14の径よりも大きくエッチングされて、空隙部16が形成されているので、保持容量膜12はひさし構造となり、画素電極13の形成時にITO材料がピンホール14を通じて侵入しても空隙部16の中央部に落ちるだけで保持容量電極11と画素電極13とが短絡することはない。

【0050】空隙部16は余り大きくなると保持容量電極11の面積が減少し、保持容量が減少するので、必要最小限がよい。すなわち、空隙部16の径はピンホール14の径よりも $0.5 \sim 4 \mu\text{m}$ 程度大きいのが好ましい。

【0051】図7(a)~(c)は実施例4の液晶表示素子の保持容量素子1部分の製法を示す断面説明図である。まず図7(a)に示されるように、透明絶縁性基板3上に保持容量電極11、保持容量膜12を実施例1と同様に形成する。

【0052】つぎに、図7(b)に示されるように、ピンホール14を通して保持容量電極11を等方性エッチングし、空隙部16を形成する。等方性エッチングは保持容量電極11が等方性エッチング可能なドライエッチング法

またはウェットエッチング方法で行う。保持容量膜12にピンホール14があれば、ピンホール14を通して保持容量電極11が等方性エッチングされる。ピンホール14の径とエッチングによる空隙部16の径の差はエッチング時間で制御する。

【0053】ドライエッチングのばあい、たとえば保持容量電極11がAlやCrならば、 $\text{Cl}_2$ ガスを、TaやSiならば $\text{SF}_6$ ガスを使用すれば等方性エッチングが可能である。

【0054】ウェットエッチングのばあい、保持容量電極がAl、Cr、ITO、Siなどのばあい、リン酸、硝酸、塩酸、フッ酸などの混合液からなるエッチング液を使用することができる。エッチング液が表面張力のためピンホール14内部まで浸入しないばあいがある。このため、エッチング前に保持容量膜2の表面にUV処理などで親水処理を行ったり、エッチング液中で超音波処理を行うとよい。また、減圧下でエッチング液に浸してそののち常圧まで戻してエッチングを行うとよい。エッチング後にピンホール部内部にエッチング液が残り排泄されないばあい、減圧下でピンホール内部のエッチング液を排泄するとよい。

【0055】つぎに図7(c)に示されるように、実施例1と同様に画素電極13を形成する。ピンホール14下の保持容量電極11はピンホール14の径よりも大きくエッチングされて空隙部16が形成されているので、画素電極13と保持容量電極11とが短絡することはことはない。

【0056】本実施例のように、ピンホール14に接する保持容量電極11の部分に空隙部16が設けられることにより、ピンホール14があっても画素電極13と保持容量電極11とは確実に分離され、絶縁特性を向上できるという効果がある。

【0057】

【発明の効果】本発明によれば、各画素にスイッチング素子や保持容量素子などを有する液晶表示素子において、保持容量素子の保持容量膜にピンホールがあっても、保持容量素子の一方の電極のピンホールに接する部分のみに絶縁手段が設けられているため、短絡不良を防止することができ、高性能の液晶表示素子を高歩留りでえられる。

【0058】さらに本発明の製法によれば、保持容量膜のピンホールを介して陽極酸化法またはエッチングにより、ピンホールに接する部分の電極部分のみに絶縁手段を設けているため、最小限の処理で確実に短絡不良を防止することができ、しかも電極面積が殆ど狭まることもない。

【0059】また製造工程の途中に保持容量膜の検査工程を入れることにより、修復作業を行ったり良品のみを次工程に送ることができ、全体的にみると少ない工数で高い歩留りがえられ、コストダウンに大きく寄与する。

【図面の簡単な説明】



【図1】 本発明の液晶表示素子の実施例1の保持容量素子部を説明するための断面説明図である。

【図2】 実施例1の保持容量素子部の製造工程を説明するための断面説明図である。

【図3】 実施例1の陽極酸化液による陽極酸化の方法を説明する図である。

【図4】 本発明の液晶表示素子の実施例2のプラズマによる陽極酸化の方法を説明する図である。

【図5】 本発明の液晶表示素子の実施例3の検査工程を説明する図である。

【図6】 本発明の液晶表示素子の実施例4の保持容量素子部を説明するための断面説明図である。

【図7】 実施例4の保持容量素子部の製造工程を説明するための断面説明図である。

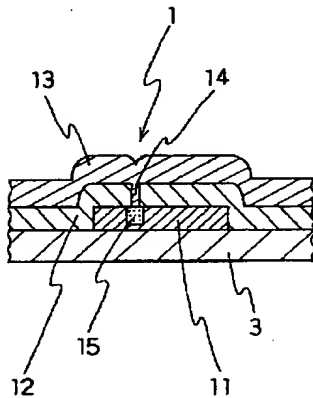
【図8】 従来の液晶表示素子を説明するための断面説明図である。

【図9】 従来の液晶表示素子の保持容量素子部の製法を説明する断面説明図である。

【符号の説明】

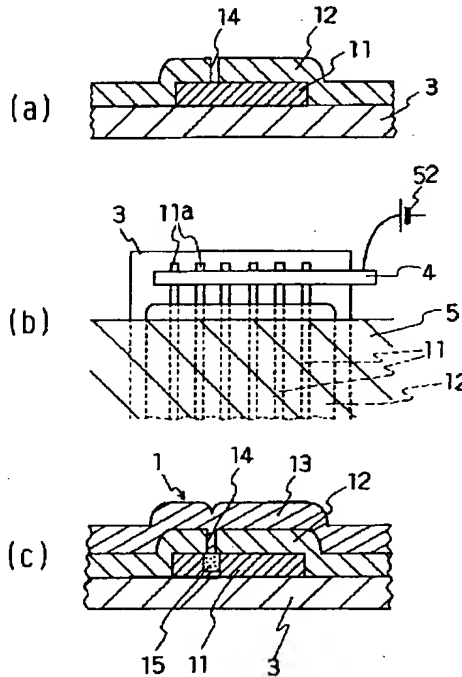
1 保持容量素子、3 透明絶縁性基板、5 陽極酸化液、11 保持容量電極、12 保持容量膜、13 画素電極、14 ピンホール、15 酸化膜、16 空隙部。

【図1】



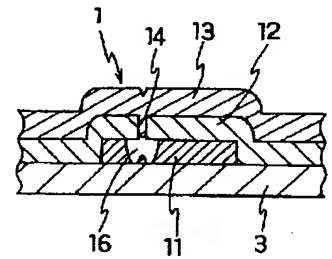
- 1 保持容量素子
- 3 透明絶縁性基板
- 11 保持容量電極
- 12 保持容量膜
- 13 画素電極
- 14 ピンホール
- 15 酸化膜

【図2】



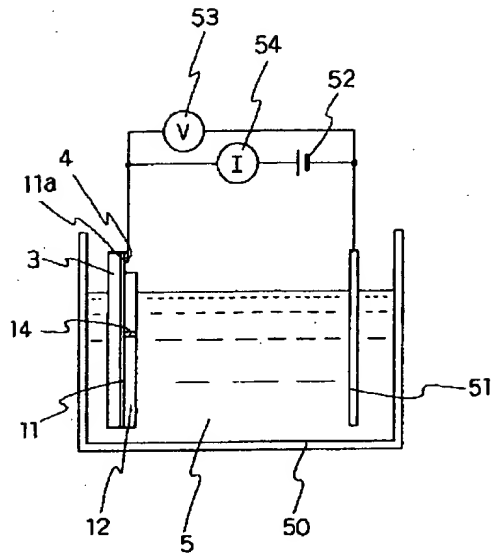
- 1 保持容量素子
- 3 透明絶縁性基板
- 5 陽極酸化液
- 11 保持容量電極
- 12 保持容量膜
- 13 画素電極
- 14 ピンホール
- 15 酸化膜

【図6】



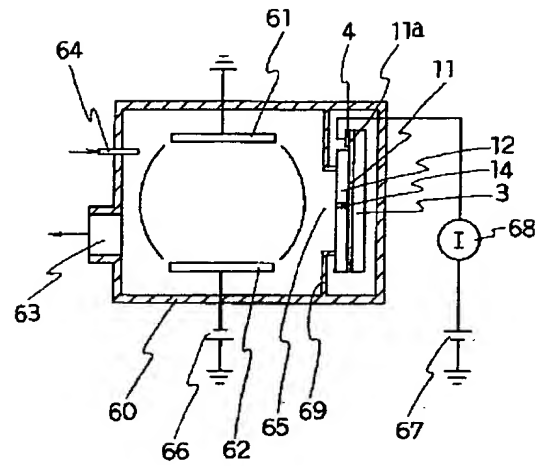
- 1 保持容量素子
- 3 透明絶縁性基板
- 11 保持容量電極
- 12 保持容量膜
- 13 画素電極
- 14 ピンホール
- 16 空隙部

【図3】



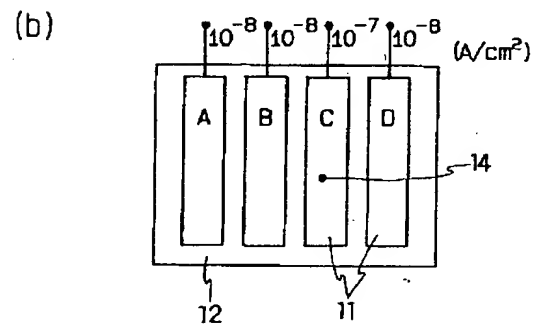
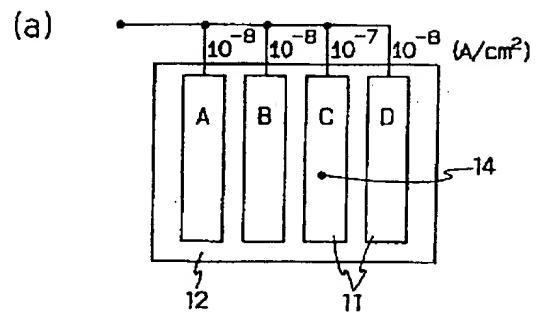
- 3 透明絶縁性基板  
5 陽極酸化液  
11 保持容量電極  
12 保持容量膜  
14 ピンホール

【図4】



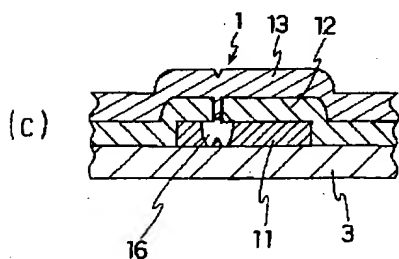
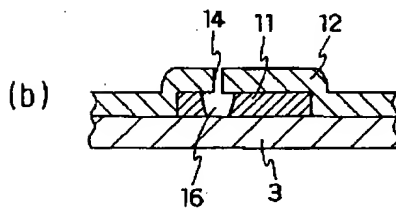
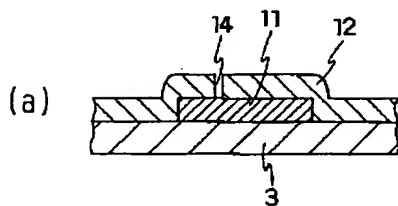
- 3 透明絶縁性基板  
11 保持容量電極  
12 保持容量膜  
14 ピンホール

【図5】



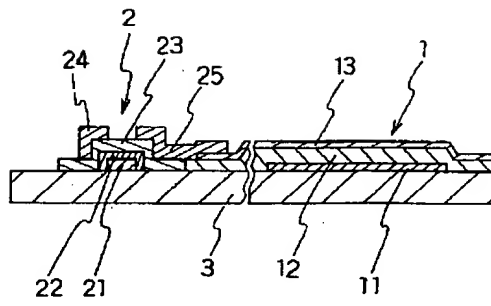
- 11 保持容量電極  
12 保持容量膜  
14 ピンホール

【図7】



- 1 保持容量素子  
3 透明絶縁性基板  
11 保持容量電極  
12 保持容量膜  
13 画素電極  
14 ピンホール  
16 空隙部

【図8】



【図9】

